

## HDI/SBU-Schaltungen

# Empfehlungen für das fertigungsgerechte Design

Die HDI/SBU-Technologie hat sich in den letzten Jahren von der Sondertechnologie zum „Mainstream“ gewandelt und bietet hier für die meisten Fälle klar bessere Lösungen. Der Umstieg selbst jedoch kann aber auch neue Probleme mit sich bringen. Experten empfehlen folgende Aspekte bei Entscheidung für die HDI-Technik auszuloten.

Christian Ranzinger\*

Immer höhere Bestückungs- und Verdrahtungsdichten, neue und immer kompaktere Bauteile-Gehäuse sowie EMV-, High-Speed- und System-Integrity-Anforderungen bringen Leiterplattenlayouts in klassischer Technologie immer öfter an die Grenzen des Machbaren. Und die HDI/SBU-Technologie bietet in den meisten Fällen klar bessere Lösungen.

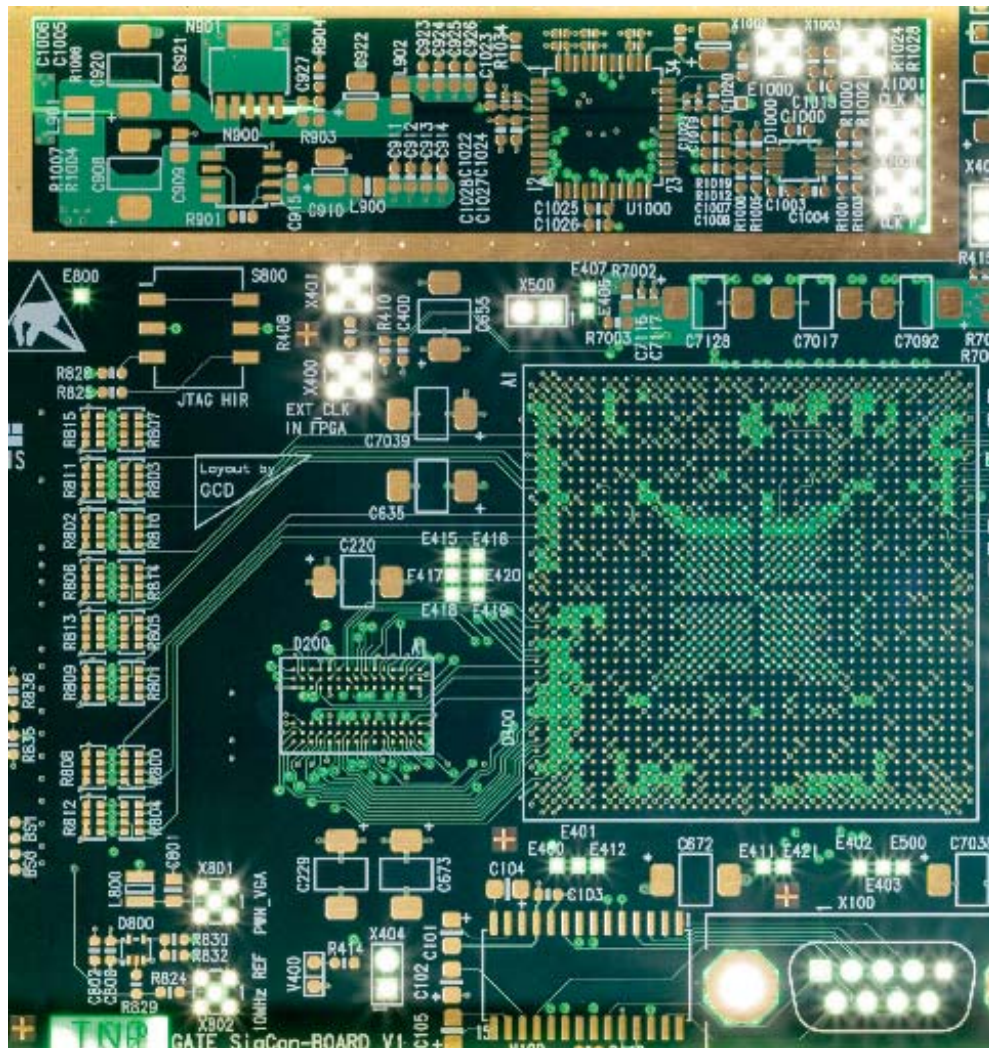
### Was ist eigentlich HDI/SBU?

Von HDI (High Density Interconnect = Hochdichte Verbindungen) spricht man, wenn die feinsten Leiterbahnstrukturen von 150 µm und feiner vorliegen und/oder Durchkontaktierungen (Vias) mit einem Durchmesser von <0,2 mm verwendet werden.

**SBU** (Sequential Build Up) steht für sequenziellen (aufeinander folgenden) Lagenaufbau von innen nach außen. Dies bedingt bei Multilayer-Schaltungen mindestens zwei Pressvorgänge.

**Blind Vias** (Sacklöcher) sind auf einer Innenlage endende Ankontaktierungen, die bei HDI-Technologie zumeist als Mikrovias vorwiegend in den beiden jeweiligen Außenlagen eingesetzt werden.

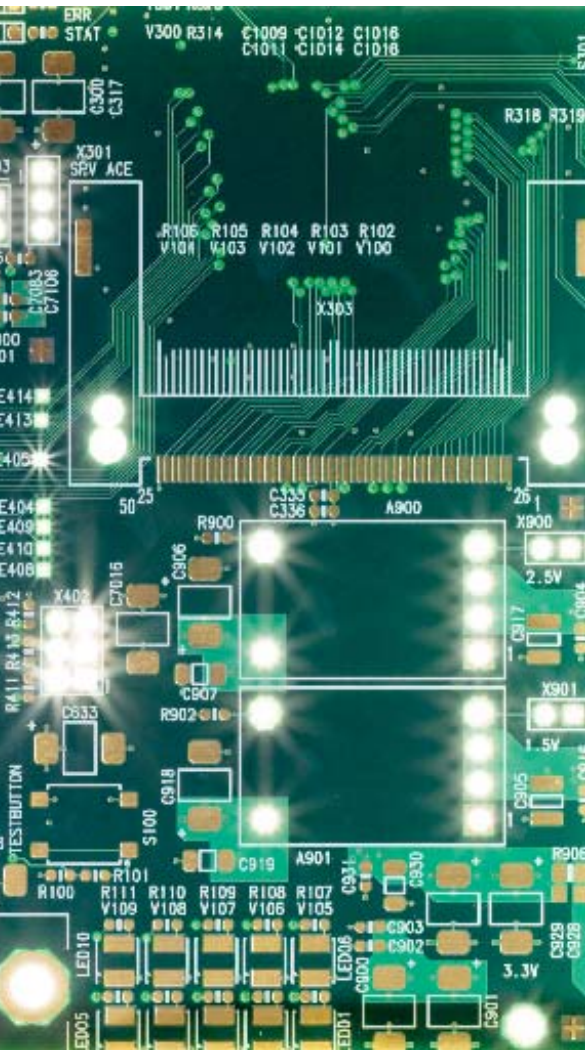
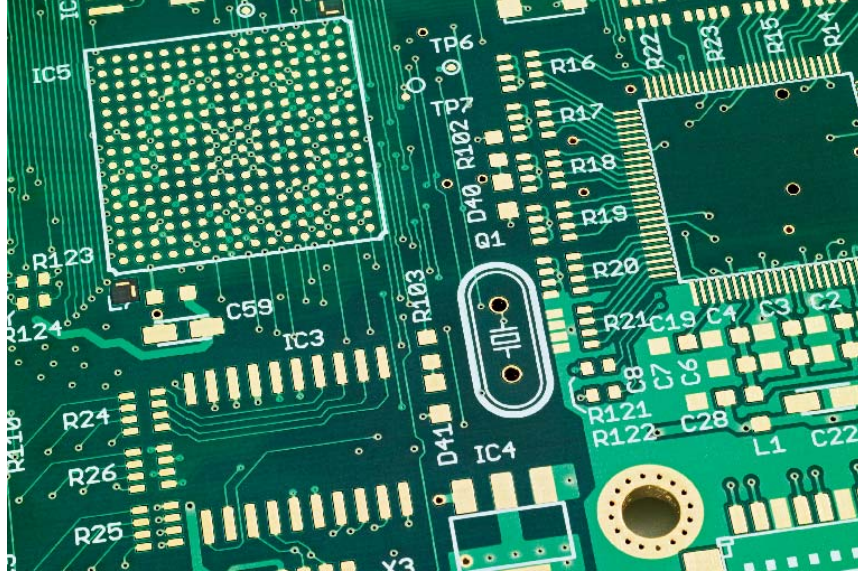
\*Christian Ranzinger ist Leiter Technologie und Prokurist beim Leiterplattenhersteller Contag GmbH in Berlin.



Als **Buried Vias** (vergrabene Durchkontaktierungen) bezeichnet man in den Kernlagen liegende und außen nicht sichtbare Ankontaktierungen. Diese gab und gibt es auch schon bei „klassischen“ Technologien. In der HDI-Technologie werden sie zumeist eingesetzt, um Ankontaktierungen unter Bauelementen mit hoher Anschlussdichte (z.B. BGAs) setzen zu können.

Als **Mikrovia** bezeichnet man heute allgemein An- oder Durchkontaktierungen mit einem Bohrlochdurchmesser kleiner

als 0,20 mm. Diese können gebohrt, gelasert oder per Plasma geätzt sein. Bei einem SBU-Multilayer teilt sich die Schaltung in einen Doppel- oder Multilayer-Kern und eine oder mehrere äußere Mikrovia-Lagen auf. Kommen Buried Vias über mehr als zwei Lagen oder mehrere äußere Mikrovia-Lagen vor, sind im Produktionsprozess mindestens zwei Pressvorgänge nötig. Je nach den gewünschten Eigenschaften und nach der Lage und Art der Kontaktierungen sind mehrere Varianten des Aufbaus für eine be-



stimte Lagenzahl möglich. Auch gibt es eine Vielzahl an Materialien und Materialstärken für Prepreg- und Innenlagen. Hier ist eine Beratung durch den Leiterplattenhersteller dringend erforderlich. Diese sollte schon in der Planungsphase und noch vor dem Beginn des CAD-Layouts stattfinden.

Die Entscheidenden Kostenfaktoren beim SBU-Aufbau einer Leiterplatte sind:

- die Anzahl der Pressungen,
- die Anzahl der Bohrprogramme (Blind und Buried Vias) sowie

- die Anzahl der Durchkontaktierungsprozesse.

Je nach den gewünschten Eigenschaften und nach der Lage und Art der Kontaktierungen sind mehrere Varianten des Aufbaus für eine bestimmte Lagenzahl möglich. Auch gibt es eine Vielzahl an Materialien und Materialstärken für Prepreg- und Innenlagen. Hier ist eine Beratung durch den Leiterplattenhersteller dringend erforderlich. Diese sollte schon in der Planungsphase und noch vor dem Beginn des CAD-Layouts stattfinden

**Warum HDI/SBU?**

Der häufigste Grund für den Umstieg auf eine HDI-Technologie ist die deutlich höhere Verdrahtungsdichte. Der Platz, der durch die feineren Leiterbahnstrukturen gewonnen wird lässt sich dabei mehrfach nutzen. Zum einen kann die Packungsdichte erhöht werden, da mehr Platz für Bauteile und deren Landeflächen zur Verfügung steht, zum anderen sinkt der Flächenbedarf insgesamt, was sich in einer reduzierten Platinengröße oder auch in einer kleineren Zahl an benötigten Verdrahtungsebenen (Layer) äußern kann.

### Hohe Verdrahtungsdichte schafft Platz

Und oft genug geht es auch „nur“ darum, bei gegebenen Randbedingungen wie Platinengröße, Layerzahl und Verbindungsdichte („Netze pro Flächeneinheit“) überhaupt eine entflechtbare Lösung zu finden. Großzügigere Platzverhältnisse erlauben es auch eher, zeit- und kostengünstig Autorouter einzusetzen. Eine größere Anzahl von Layern in „konventioneller Technologie führt nicht immer zu einem positiven Ergebnis. Schließlich wird auch ein Teil der neu gewonnenen Fläche bereits wieder durch die für die Anbindungen der Ebenen benötigten Durchkontaktierungen verbraucht. Zudem sind oft der maximalen Dicke einer Leiterplatte Grenzen gesetzt. Ein weiterer Grund für den Einsatz von HDI-Technologien ist die Notwendigkeit

# Die elektronische Lösung

VERBAND DER ELEKTRONIKER

Systemintegration in der Mikroelektronik

Messe & Kongress Nürnberg 26.-30. April 2007

Halle 9 Stand 404

**HANNOVER MESSE**  
16.-22. APRIL 2007

**HALLE 9 STAND 404**

## Elektronik nach Maß

- Mikrosysteme
- Hybridtechnik
- Leistungsbaugruppen
- COB - Module
- SMD - Module

### nutzbringend eingesetzt in

- Industrieelektronik
- Medizintechnik
- Sensortechnik
- Kfz-Technik

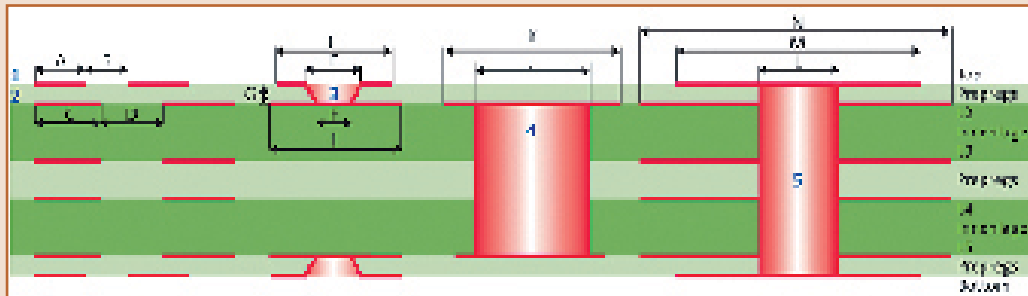
**Beratung - Design & Entwicklung**  
**Prototypen - Qualifikation**  
**Serienfertigung**

# LUST

## HYBRID-TECHNIK

fon: +49 (0) 3 66 01 / 7 46-0  
fax: +49 (0) 3 66 01 / 7 46-70  
[www.lust-hybrid.de](http://www.lust-hybrid.de)  
[info@lust-hybrid.de](mailto:info@lust-hybrid.de)

## HDI/SBU-Multilayer: Aufbau und Fertigungsschritte



■ Aufbau eines 6-Lagen-HDI/SBU-Multilayer  
Quelle: Contag

Symbol	Beschreibung	Layoutvorgaben	Bemerkung
1	Außenlagenstruktur		
A	Außenlagenstruktur	> 75 µm	Abhängig von Cu-Dicke
B	Leiterbahnabstand	> 75 µm	Abhängig von Cu-Dicke
2	Innenlagenstruktur		
C	Leiterbahnbreite	> 75 µm	Abhängig von Cu-Dicke
D	Leiterbahnabstand	> 75 µm	Abhängig von Cu-Dicke
3	Mikrovia von Top auf L2, Standard- o. kon. Micro Drill Werkzeug		
E	Hole-Durchmesser Eintritt	> 0,10 mm	Wenn konisch, dann abhängig von Bohrtiefe (Dielektrikumdicke)
F	Hole-Durchmesser Targetpad	> 0,10 mm	Wird durch Werkzeug definiert
G	Bohrtiefe	Abhängigkeit von Dielektrikumdicke Top-L2	Aspect Ratio > 1:1 beachten!
H	Mikrovia Eintrittspad	> E + 200 µm	umlaufend 100 µm um Bohrung nötig
I	Mikrovia Landepad	> 350 µm	F + 125 µm umlaufend um Hole-Durchmesser auf Landepad
4	Buried Via von L2 auf L5		
J	Bohrdurchmesser	> 0,15 mm	Aspect Ratio > 1:8 beachten!
K	Paddurchmesser	> L + 200 µm	
5	Durchgangsloch		
L	Bohrdurchmesser	> 0,15 mm	Aspect Ratio > 1:8 beachten!
M	Paddurchmesser Außenlagen	> L + 200 µm	Umlaufend 100 µm um Bohrung nötig
N	Paddurchmesser Innenlagen	> L + 250 µm	Umlaufend 125 µm um Bohrung nötig

### ■ Begriffserklärung und Designhinweise

Quelle: Contag

Bei einem SBU-Multilayer teilt sich die Schaltung in einen Doppel- oder Multilayer-Kern und eine oder mehrere äußere Mikrovia-Lagen auf. Kommen Buried Vias über mehr als 2 Lagen oder mehrere äußere Mikrovia-Lagen vor, sind im Produktionsprozess mindestens 2 Pressvorgänge nötig.

Am Beispiel eines 2-fach verpressten 6-Lagen-HDI/SBU-Multilayer verdeutlicht, laufen in der Fertigung nacheinander die folgenden Produktionsschritte ab:

1. Strukturieren der Innenlagen 1 und 2 (jeweils Lagen L2-L3 und L4-L5)
2. Verpressen der Innenlagen 1 und 2 mit den innen liegenden Prepregs zu einem Multilayer-Kern
3. Bohren der Buried Vias als durchgehende Bohrungen (4)

4. Durchkontaktieren des Multilayer-Kerns (L2 bis L5)
5. Hole Plugging (optional): Füllen der Hülse 4 mit Füllmaterial und anschließendes plan schleifen
6. Strukturieren des Kerns (Lagen 2 und 5)
7. Verpressen mit den außen liegenden Prepreg-Laminaten
8. Bohren der Mikrovias 3 und der Durchkontaktierungen 5
9. Fertigstellen (Strukturieren, Kontaktieren, Außenflächenbehandlung) wie eine gewöhnliche Multilayer-Schaltung
10. Oberflächenfinish (empfehlenswert: chemisch Zinn oder chemisch Nickel/Gold)

Je nach den gewünschten Eigenschaften und nach der Lage und Art der Kontaktierungen sind mehrere Varianten des Aufbaus für eine bestimmte Lagenzahl möglich.

## Leiterplattentechnik

eines feineren Systemrasters zur Anbindung von hochkomplexen Bauteilen. Oft sind FPGAs oder auch „Standard“-Bauteile nur noch im BGA- oder TSOP-Gehäuse mit Anschlussrastern von 1000 µm und weniger verfügbar. Diese sind in „konventioneller“ Technik kaum mehr anschließ- und entflechtbar, speziell wenn auch noch Leitungen zwischen den Anschlüssen hindurch geführt werden sollen.

### Mikrovias haben bessere EMV-Eigenschaften als klassische Durchkontaktierungen

Auch Technologievorgaben können zwingend zum Wechsel in eine HDI-Technologie führen. Dies gilt insbesondere für Leiterplatten mit erhöhten EMV-Anforderungen, aber auch für höhere Frequenzen ab ca. 500 MHz. Hier sind fast immer impedanzkontrollierte Leitungen erforderlich, die zu feineren Leiterbahnstrukturen zwingen, da der Lagenabstand und die Dielektrikumsmaterialien nicht weit genug variierbar sind, um die gewünschten Impedanzwerte zu erzielen. Darüber hinaus haben die in der HDI-Technologie verwendeten Mikrovias grundlegend bessere elektrische Eigenschaften als die klassischen Durchkontaktierungen. Allgemein ausgedrückt: Schnelle Busse wie PCI-Express oder auch DDR2/3-Speicheranbindung lassen sich nur in HDI-Technologie realisieren. In den meisten Fällen erfolgt der Umstieg auf HDI schrittweise in Abhängigkeit von der Anforderung an die Leiterplatte (primär: Verdrahtungsdichte) – siehe Grafik Seite 100.

#### ■ Worauf ist zu achten?

Zunächst einmal muss das Layout „fertigbar“ sein. Dies setzt die Kenntnis der HDI-Design Rules des jeweiligen Leiterplattenfertigers genauso voraus wie die sorgfältige Integration dieser

## Der Knackpunkt liegt im Design

Die Kosten einer Baugruppe werden maßgeblich in der Entwicklung und dem Design einer Leiterplatte/Baugruppe festgelegt. Die Auswahl der Bauteile und Gestaltung des Design bestimmt die künftige Fertigung der Leiterplatte genauso wie die nachfolgende Bestückung. Nicht alles, was sich in einem „schlau“ CAD-System wunderschön ansieht ist so auch in der Praxis real und wirtschaftlich produzierbar.

Nachdem dieser Beitrag eine grundsätzliche Hilfe zur Umstiegsentscheidung auf HDI-Leiterplatten gegeben hat, stellen wir in den folgenden Beiträgen dieser Reihe regelmäßig Tipps und Tricks zu ausgewählten Themen vor. Die Reihe „Fertigungsgerechtes Layout bei HDI-Leiterplatten“ unterstützt sowohl „HDI-Neulinge“ als auch Experten mit Tipps und Tricks aus der Praxis. Im nächsten Beitrag in Ausgabe 10/2007 geht es dabei nicht mehr nur um die grundsätzliche Frage: „Wann ist HDI sinnvoll?“, sondern vor allem auch um das „Wie“ bei der Einführung.



■ **Christian Ranzinger**, Leiter Technologie beim Prototypenhersteller Contag, gibt Tipps und Tricks für das fertigungsgerechte Design von Leiterplatten

## NUTZENTRENNSYSTEM OHNE KEILWIRKUNG!

- DIAPART trennt mit
- Micro-Diamanten
- präzise, schnell und
- ohne Bauteilestress

**Mutronic**

Info: [info@mutronic.de](mailto:info@mutronic.de) | Tel. 030 6300000-0  
 10117 Berlin, Mühlentorstr. 14 | 030 630000-100 | Fax: 030 630000-100  
 www.mutronic.de

## Der Leiterplatten - Hit mit einem Klick [www.basista.de](http://www.basista.de)

### Unsere Highlights

- von der **Musterplatte** bis zur **Mikrowellentechnologie**
- vom **Sing** anhand bis zum **Multi Layer**
- von **1 - 28 Lagen**
- Hot-Shot** & **PCB mit UI-Kerntechnik**
- Garantierte Qualität!**
- Discount** bei Leiterplatten **Nachbestellung**
- Der letzte **AT** = **Versandtag**
- Prototypen** ab **5AT** **Standard** **Lieferzeit**
- Serien / Hot-Shot** & **PCB** **0AT** **Standard** **Lieferzeit**
- Leiterplatten **bleifrei** **nach RoHS**
- DL** Leiterplatten bis **50µm**
- Starrflex** Leiterplatten / **PCI** **Leiterplatten**
- 00-Stencil** **Laser** **EMD-Schablonen**

**JUST MAIL TO:**  
[info@basista.de](mailto:info@basista.de)

**0800 BASISTA**  
**0800 2274782**  
**Ihre kostenlose Hotline!**

UL geprüfter  
 RoHS Konform

**WARGEL Sprint Layout Protolab**

## Elektronik Produktion Service

unser Leistungsangebot

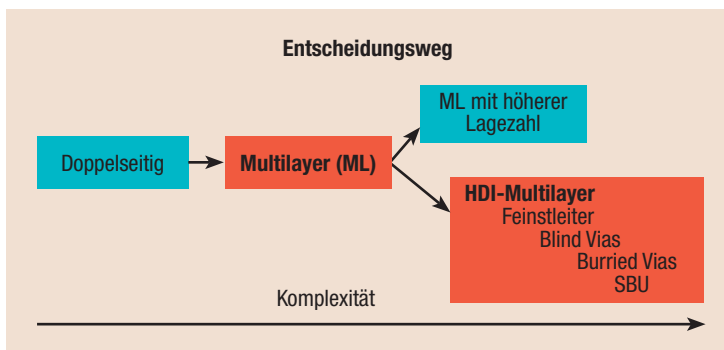
- **Platz** **geprüft**
- **Reparatur**
- **Leitbahnen** **Herstellung**
- **BMT**
- **Handgegriff**
- **THT**
- **Hand** **entwickelt**
- **Test**
- **Montage**
- **Montage**

www.ctr-electron.de

**myczek**

[www.myczek.de](http://www.myczek.de), [info@myczek.de](mailto:info@myczek.de), Tel. 05248 - 7000 0

# Leiterplattentechnik



In den meisten Fällen erfolgt der Umstieg auf die HDI-Technik in Abhängigkeit von der Anforderung an die Aufbau- und Verbindungstechnik

übersehen, dass der minimale Durchmesser der Mikrovias bei gegebenem Aspect Ratio durch die (Außen-)Lagendicke vorgegeben ist. Diese ist aber vielfach aufgrund von Impedanz- und Aufbauvorgaben nicht beliebig verkleinerbar. Hier sollten bereits im Vorfeld verschiedene Kontaktierungs- und Aufbauvarianten mit dem Fertiger diskutiert werden. Richtig kompliziert wird die HDI-Thematik dann beim Aufbau von höherlagigen, impedanzkontrollierten Leiterplatten. Auch hier sind Knowhow und Praxis gefragt: Nicht alles, was sich in einem „schlau“ CAD-System wunderschön ansieht ist so auch in der Praxis real produzierbar.

Und jedes Layout lässt sich schließlich noch nach den verschiedensten Gesichtspunkten optimieren. (cm)  
 Contag Tel. +49(0)30 3517880

Design Rules in die eigenen Bauteilebibliotheken. Dabei kann nicht einfach linear skaliert werden, es gelten nach wie vor die grundlegenden Regeln, z.B. für Isolationsabstände und Lötstopffreistellungen.

Dabei gilt grundsätzlich: in Hinblick auf Ausbeute (yield) und Fertigungskosten ist nicht alles sinnvoll, was technisch machbar ist. Speziell für Leiterbahnbreiten und Abstände gilt nach wie vor: „So gering wie nötig – so groß wie möglich!“ Die Fertigbarkeit feinsten Strukturen ist ein wichtiger Schwerpunkt für die Machbarkeit der Schaltung. Dabei spielen auch Ätz- und Kupferaufbaueffekte in den Außenlagen wichtige Rollen. Hier sollte von HDI-„Neulingen“ das Know-how des Leiterplattenfertigers bereits in der Phase der Lagenauswahl und -zuordnung zu Rate gezogen werden. Geringe

Cu-Dicken auf den Innenlagen wirken sich ebenfalls positiv auf die Realisierbarkeit feinsten Strukturen aus. Gerne vernachlässigt wird auch die Thematik der Restringabmessungen und Isolationsabstände auf den Innenlagen. Diese können nicht wie Leiterbahnbreite oder Bohrdurchmesser linear verkleinert werden, sondern sind von Fertigungs- und Reproduktionstoleranzen bzw. von den elektrophysikalischen Gegebenheiten abhängig.

## Aspect Ratio der An-/Durchkontaktierungen beachten

Altbekannt, doch oft und gerne missachtet wird das Aspect Ratio der An-/Durchkontaktierungen. Speziell bei „echten“ Sacklöchern in den Außenlagen eines sequenziellen Aufbaus wird vielfach

[www.elektronikpraxis.de](http://www.elektronikpraxis.de)

Technische Empfehlungen für Multilayer von Contag

Leiterplattenprototypen und Eildienst von Contag

Technische Weiterbildungsseminare des FED für Leiterplattendesigner

InfoClick 204904

EUROPEAN LEADER IN EXPRESS SERVICE

**THE BEST TECHNOLOGY**

- ▶ 1-30 Layers
- ▶ Blind/Buried Vias
- ▶ Track/Space 35/35 microns
- ▶ Impedance control
- ▶ HTG, FR4, FR5, Rogers, Polyimide
- ▶ 24h/7days CAM support
- ▶ Chemical and Hard Gold, Bond Gold, Charlot, Tin

**THE BEST DELIVERY**

- ▶ EXPRESS Service/ 7ND standard delivery

**THE BEST PRICE**

- ▶ Online DFM check
- ▶ Online Price Calculation

UNIQUE IN EUROPE !!

Producer of  
RIGID, RIGID-FLEX, FLEX BOARDS

IPC Standards

UL and ISO certified

HI-TECH CORP.

S.O. Road, 1800 Skopje, Macedonia  
 Tel: +389 2 2795 120  
 Fax: +389 2 2795 147

www.hitech.com.mk

info@hitech.com.mk

## Allegro NEXT Generation

Erleben Sie die nächsten Generationen der Cadence® Allegro® PCB Design Plattform am 15. Mai in München auf der CDNLive! EMEA 2007



Die Präsentation wird hauptsächlich auf Deutsch gehalten. Melden Sie sich kostenlos an.

Mehr Informationen:  
[www.FlowCAD.de/cdnlive](http://www.FlowCAD.de/cdnlive)

**FlowCAD**